



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09190162 A**(43) Date of publication of application: **22.07.1997**(51) Int. Cl. **G09G 3/36****G02F 1/133**

(21) Application number: **08095386**
 (22) Date of filing: **17.04.1996**
 (30) Priority: **29.12.1995 KR 95 9566703**

(71) Applicant: **SAMSUNG ELECTRON CO LTD**
 (72) Inventor: **CHO GAKUGEN**

(54) **METHOD AND CIRCUIT FOR DRIVING
MATRIX DISPLAY DEVICE**

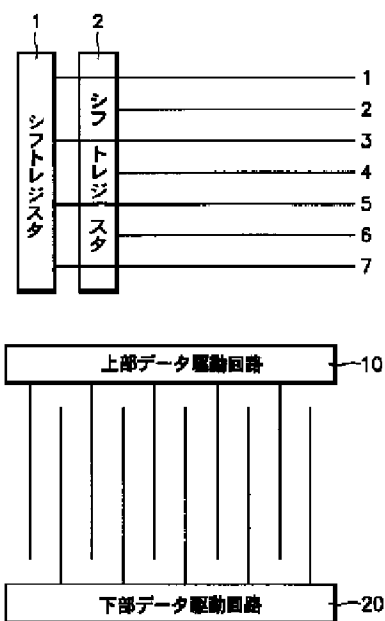
(57) Abstract:

PROBLEM TO BE SOLVED: To prevent the occurrence of a flicker by using through mixing a simultaneous scanning system of two lines with a point inversion system.

SOLUTION: A gate device circuit drives simultaneously one of odd numbered gate lines and one of even numbered gate lines in a bundle through two registers 1, 2 individually driving the odd numbered gate lines and the even numbered gate lines. In the odd numbered field of a two line simultaneous drive system, two gate lines such as NO.1, 2 gate lines, NO.3, 4 gate lines are bundled into one unit, and a signal is imparted successively, and in the even numbered field, two gate lines such as NO.1 gate line, NO.2, 3 gate lines, NO.4, 5 gate lines are bundled into one unit, and the signal is imparted successively. Then, when a certain bundle of gate lines is opened, upper part and lower part data drive circuits 10, 20 send out the signals with polarities opposite to each other, and when a next gate line bundle is opened, the upper part and lower part data

drive circuits 10, 20 send out signals with the polarities of respective signals inverted.

COPYRIGHT: (C)1997,JPO



【特許請求の範囲】

【請求項1】 多数の横信号線と多数の縦信号線を通じて印加される信号により表示動作をするマトリクス型表示装置の駆動方法であって、
前記多数の横信号線を2つ以上の横信号線を含む多数の横信号線束に分けて前記1つの横信号線束に同時にスイッチング信号を印加する段階と、
前記多数の縦信号線を1つ以上の縦信号線を含む多数の縦信号線束に分けて隣り合う前記縦信号線束に極性の異なる画像信号を印加する段階と、を含むマトリクス型表示装置の駆動方法。

【請求項2】 前記横信号線束は2つの横信号線を含む、請求項1に記載のマトリクス型表示装置の駆動方法。

【請求項3】 前記横信号線束の中に含まれる横信号線は互いに隣接する、請求項1または2に記載のマトリクス型表示装置の駆動方法。

【請求項4】 前記縦信号線束は1つの縦信号線からなる、請求項1～3のいずれかに記載のマトリクス型表示装置の駆動方法。

【請求項5】 前記縦信号線束の中に含まれる縦信号線は互いに隣接する、請求項1～3のいずれかに記載のマトリクス型表示装置の駆動方法。

【請求項6】 前記縦信号線束の中の前記縦信号線の数は3つである、請求項4に記載のマトリクス型表示装置の駆動方法。

【請求項7】 前記多数の横信号線束のうち他の横信号線束にスイッチング信号を印加する段階と、
極性を反転させた画像信号を前記縦信号線束に印加する段階と、をさらに含む請求項1～6のいずれかに記載のマトリクス型表示装置の駆動方法。

【請求項8】 多数の横信号線と多数の縦信号線を通じて印加される信号により表示動作をするマトリクス型表示装置の駆動方法であって、
前記多数の横信号線を隣り合う2つの前記横信号線からなる多数の横信号線束に分けて前記横信号線束に順にスイッチング信号を印加する段階と、
前記多数の縦信号線を1つ以上の前記縦信号線を含む多数の縦信号線束に分けて、前記スイッチング信号が印加される度に隣り合う前記縦信号線束に極性が異なる画像信号を印加する段階と、を含むマトリクス型表示装置の駆動方法。

【請求項9】 前記縦信号線束は1つの縦信号線からなる、請求項8に記載のマトリクス型表示装置の駆動方法。

【請求項10】 前記縦信号線束の中に含まれる縦信号線は互いに隣接する、請求項8に記載のマトリクス型表示装置の駆動方法。

【請求項11】 前記縦信号線束の中に含まれる縦信号線の数は3つである、請求項10に記載のマトリクス型

表示装置の駆動方法。

【請求項12】 前記スイッチング信号が印加される前記横信号線束が変わる度に、極性を反転させた画像信号を前記縦信号線束に印加する、請求項8～11のいずれかに記載のマトリクス型表示装置の駆動方法。

【請求項13】 前記マトリクス型表示装置に表示される1つのフレームは、
隣り合う2つの横信号線からなる多数の横信号線束にスイッチング信号を印加する第1フィールドと、
前記第1フィールドにおいて全ての横信号線束に1回ずつスイッチング信号が印加された後に追従するものであって、前記第1フィールドでの横信号線束から1つシフトさせた隣り合う2つの横信号線からなる多数の横信号線束に順にスイッチング信号を印加し、前記スイッチング信号が印加される度に隣り合う縦信号線束に極性の異なる画像信号を印加する第2フィールドと、を含む請求項8に記載のマトリクス型表示装置の駆動方法。

【請求項14】 同一フレームにおける前記第1フィールド及び第2フィールドの対応する画素間では前記画像信号の極性を反転させない、請求項13に記載のマトリクス型表示装置の駆動方法。

【請求項15】 前記第1フィールド及び第2フィールドとからなる1つのフレームが終了されると、画像信号の極性を反転させて前記縦信号線束に印加する、請求項14に記載のマトリクス型表示装置の駆動方法。

【請求項16】 行列の形態で配列されている多数の画素を含み、多数の横信号線と多数の縦信号線を通じて印加されるスイッチング信号及び画像信号により表示動作をするマトリクス型表示装置の駆動回路であって、
前記横信号線の中で奇数番目の横信号線にスイッチング信号を出力する第1シフトレジスタと前記横信号線の中で偶数番目の横信号線にスイッチング信号を出力する第2シフトレジスタとを含むスイッチング信号駆動回路と、
前記縦信号線の中で奇数番目の縦信号線に画像信号を出力する第1画像信号駆動回路と、
前記縦信号線の中で偶数番目の縦信号線に画像信号を出力する第2画像信号駆動回路と、を含むマトリクス型表示装置の駆動回路。

【請求項17】 行列の形態に配列されている多数の画素を含み、多数の横信号線と多数の縦信号線を通じて印加されるスイッチング信号及び画像信号により表示動作をするマトリクス型表示装置の駆動回路であって、
前記横信号線の中で奇数番目の横信号線にスイッチング信号を出力する第1シフトレジスタと前記横信号線の中で偶数番目の前記横信号線にスイッチング信号を出力する第2シフトレジスタを含むスイッチング信号駆動回路と、
前記縦信号線の中で隣り合う3つの縦信号線を一束にして、そのうちの奇数番目の縦信号線束に画像信号を出力

する第1画像信号駆動回路と、
前記縦信号線束の中で偶数番目の縦信号線束に画像信号を出力する第2画像信号駆動回路と、を含むマトリクス型表示装置の駆動回路。

【請求項18】 前記第1及び第2画像信号駆動回路は、1つの縦信号線束に含まれる縦信号線に同時に信号を印加する信号印加手段を含む、請求項17に記載のマトリクス型表示装置の駆動回路。

【請求項19】 前記信号印加手段は、シフトレジスタと、
前記シフトレジスタからの信号により前記縦信号線に入る画像信号を開閉する多数の信号開閉手段を含む、請求項18に記載のマトリクス型表示装置の駆動回路。

【請求項20】 前記信号開閉手段は、
前記シフトレジスタに連結されているパルス生成器と、
前記縦信号線に出力端子が連結されており、入力端子には画像信号が印加され、両制御端子は前記パルス生成器に連結されている多数のトランスミッションゲートとを含む請求項19に記載のマトリクス型表示装置の駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はマトリクス型表示装置の駆動方法及び駆動回路に関するもので、より詳細に説明すると、2つの線を同時に走査する方式と点反転方式を混合した駆動方法及びこれのための駆動回路に関する。

【0002】

【従来の技術】コンピュータモニタなどの表示装置として主に使用されている重くて消費電力が大きい従来の陰極線管(CRT: cathode ray tube)に代わる物の中には液晶表示装置(LCD: liquid crystal display)、プラズマ表示装置(PDP: plasma display panel)、エレクトロルミネッセンス(EL: electroluminescence)、電界放出表示装置(FED: field emission display)などの各種平板表示装置(FPD: flat panel display)がある。こうした平板表示装置などには横と縦が互いに直交するように形成されているマトリクス型配線構造が使用される。

【0003】液晶表示装置は、携帯しやすいマトリクス型平板表示装置の中で代表的なものでこの中でも薄膜トランジスタをスイッチング素子に利用したアクティブマトリクス型(active matrix)液晶表示装置が主に利用されている。薄膜トランジスタは殆ど非液質珪素が利用されているが、移動度及び集積度が高い多結晶シリコンを利用した薄膜トランジスタが新しく脚光を浴びている。

【0004】それでは、従来の多結晶シリコン薄膜トランジスタ液晶表示装置の駆動方式を図1ないし図3を参考にして詳細に説明する。まず、図1を参考にして従来の多結晶シリコン薄膜トランジスタ液晶表示装置の配線構造及び駆動回路を考察する。横に多数のデータ線(G_1 、 G_2 、 \dots 、 G_m 、 G_{m+1} 、 \dots)が形成されて

ゲート駆動回路と連結されており、縦には多数のデータ線(D_1 、 D_2 、 \dots 、 D_n 、 \dots)が形成されてデータ駆動回路に連結されている。

【0005】こうした液晶表示装置で各画素にデータを印加する方式は次の通りである。まず、1番目のゲート線(G_1)にスイッチング信号が印加されれば1番目のゲート線(G_1)に連結されている画素のトランジスタがターンオンされる。このターンオンされたトランジスタを通じてデータ線(D_1 、 D_2 、 \dots 、 D_n 、 \dots)から印加された画像信号が画素に印加される。

【0006】続いて、1番目のゲート線(G_1)に印加されたスイッチング信号が切れ、2番目ゲート線(G_2)にスイッチング信号が印加される。そうすると、1番目のゲート線(G_1)に連結されているトランジスタがターンオフされ、2番目のゲート線(G_2)に連結されているトランジスタがターンオンされて画像信号が印加される。この時、印加される信号は前行に印加されたデータ信号とは極性が反対であることが一般的である。

【0007】このような方式で最後までゲート線まで順にスイッチング信号が走査されれば、再び1番目のゲート線(G_1)から走査を始める。この時、その次の周期の画像信号は前周期での極性と反対である信号を印加するのが一般的である。

【0008】

【発明が解決しようとする課題】しかし、集積度が高くなることによりデータ線の数が多くなり、これにより走査方式が従来とは違って二重走査(double scan)方式あるいは2ライン同時走査(two line simultaneous scan)方式が新しく使用されている。二重走査方式は画像信号の周波数を従来より2倍に増加させて画面を構成する方式であり、二重走査のための画像処理が別途必要となるため費用が増加する。また、データ駆動回路のデータサンプリング周波数の増加により、1つのゲート線にデータが使われる時間が減少して画質が向上される効果が殆どないので、多結晶シリコン薄膜トランジスタ液晶表示装置には殆ど使われない。

【0009】2ライン同時走査方式は2つのゲート線を同時に駆動する方式であり、たとえば、1・2ゲート線、3・4ゲート線などの2つのゲート線を束ねて同時に駆動するので駆動回路は簡単になるが縦方向の解像度が落ちる問題点がある。このような2ライン同時走査方式の問題点を克服するための従来の方法を図2及び図3を参考にして説明する。

【0010】この方法では走査周期の2倍の時間に該当する走査フレームを奇数フィールドと偶数フィールドに区分し、奇数フィールドである時には、図2(A)に示すように、1・2ゲート線、3・4ゲート線などに束ねて同時に走査し、偶数フィールドである時には、図2

(B)のように、1ゲート線、2・3ゲート線、4・5ゲート線などに束ねて同時に走査する。

【0011】かかる方式で画像信号は連続して反転、入力されるので各画素行列に印加される画像信号の極性を見ると、1番目フレームの奇数フィールドでの極性が図3(A)と同一な場合、同じフレームの偶数フィールドでの極性は図3(B)のようになり、2番目フレームの奇数フィールドでの極性は図3(C)、同じく偶数フィールドでの極性は図3(D)、3番目フレーム奇数フィールドでの極性は図3(E)のようになる。

【0012】しかし、このような方式の場合には奇数方向の解像度は増加するが各ゲート線の画像信号の極性がフィールドが変わることにより変化する。例を挙げると、図3(A)～(E)で第1列に入力されるデータ線の極性変化を見ると、(+)、(+)、(－)、(－)、(+)などに変わる。よって、15Hzフリッカが発生して画質が悪くなる問題点がある。

【0013】本発明の目的はこうした問題点を解決するためのもので、2ライン同時走査方式に点反転(dot inversion)方式を混合して15Hzフリッカ現象を防止しようとする。

【0014】

【課題を解決するための手段】本発明に係るマトリクス型表示装置の駆動方法は、多数の横信号線と多数の縦信号線を通じて印加される信号により表示動作をするものであって、多数の横信号線を2つ以上の横信号線を含む多数の横信号線束に分けて1つの横信号線束に同時にスイッチング信号を印加する段階と、多数の縦信号線を1つ以上の縦信号線を含む多数の縦信号線束に分けて隣り合う縦信号線束に極性の異なる画像信号を印加する段階とを含む。

【0015】ここで横信号線束は互いに隣接する2つの横信号線を含むことが望ましく、縦信号線束は1つあるいは互いに隣接する3つの縦信号線で構成できる。また、多数の横信号線束のうち他の横信号線束にスイッチング信号を印加する段階と、極性を反転させた画像信号を縦信号線束に印加する段階とをさらに含む構成にすることができる。

【0016】さらに、本発明では、多数の横信号線と多数の縦信号線を通じて印加される信号により表示動作をするマトリクス型表示装置の駆動方法であって、多数の横信号線を隣り合う2つの横信号線からなる多数の横信号線束に分けてこの横信号線束に順にスイッチング信号を印加する段階と、多数の縦信号線を1つ以上の縦信号線を含む多数の縦信号線束に分けて、スイッチング信号が印加される度に隣り合う縦信号線束に極性の異なる画像信号を印加する段階とを含むマトリクス型表示装置の駆動方法を構成する。

【0017】ここでは、縦信号線束は1つの縦信号線、あるいは隣り合う3つの縦信号線により構成することが

できる。また、スイッチング信号が印加される横信号線束が変わる度に極性を反転させた画像信号を縦信号線束に印加するのが好ましい。さらに、表示される1つのフレームが第1フィールドと第2フィールドとを含み、第1フィールドは隣り合う2つの横信号線からなる多数の横信号線束にスイッチング信号を印加するものであり、第2フィールドは第1フィールドにおいて全ての横信号線束に1回ずつスイッチング信号が印加された後に追従するものであって、第1フィールドでの横信号線束から1つシフトさせた隣り合う2つの横信号線からなる多数の横信号線束に順にスイッチング信号を印加し、スイッチング信号が印加される度に隣り合う縦信号線束に極性の異なる画像信号を印加するように構成できる。

【0018】また、同一フレームにおいて前記第1フィールド及び第2フィールドの対応する画素間で画像信号の極性を反転させず、第1フィールド及び第2フィールドとからなる1つのフレームが終了されれば、画像信号の極性を反転させて縦信号線束に印加するのが好ましい。さらに、本発明に係るマトリクス型表示装置の駆動回路は、行列の形態に配列されている多数の画素を含み、多数の横信号線と多数の縦信号線を通じて印加されるスイッチング信号及び画像信号により表示動作をするマトリクス型表示装置の駆動回路であって、横信号線の中で奇数番目の横信号線にスイッチング信号を出力する第1シフトレジスタと横信号線の中で偶数番目の横信号線にスイッチング信号を出力する第2シフトレジスタを含む開閉信号駆動回路と、縦信号線の中で奇数番目の縦信号線に画像信号を出力する第1画像信号駆動回路及び縦信号線の中で偶数番目の縦信号線に画像信号を出力する第2画像信号駆動回路とを含むものを構成する。

【0019】さらに、本発明では、横信号線の中で奇数番目の横信号線にスイッチング信号を出力する第1シフトレジスタと横信号線の中で偶数番目の横信号線にスイッチング信号を出力する第2シフトレジスタとを含むスイッチング信号駆動回路と、縦信号線の中で隣り合う3つの縦信号線を一束にしてそのうちの奇数番目の縦信号線束に画像信号を出力する第1画像信号駆動回路及び縦信号線束の中で偶数番目の縦信号線束に画像信号を出力する第2画像信号駆動回路とを含む構成を開示する。

【0020】ここで、第1及び、第2画像信号駆動回路が1つの縦信号線束の中の縦信号線に同時に信号を印加する手段を含む構成にでき、この信号印加手段が、シフトレジスタと、シフトレジスタからの信号により縦信号線に入る画像信号を開閉する多数の信号開閉手段とを含む構成とすることができる。また、ここで信号開閉手段が、シフトレジスタに連結されているパルス生成器と、縦信号線に出力端子が連結されており、入力端子には画像信号が印加され、両制御端子はパルス生成器に連結されている多数のトランスマッションゲートとを含む構成とすることができる。

【0021】かかる方法及び装置でマトリクス型表示装置を駆動すれば、画素の行と列によって各々極性が反転された信号が入力されるのでフリッカが防止できる。

【0022】

【発明の実施の形態】本発明の1実施形態が採用される液晶表示装置を添付した図面を参考にして詳細に説明する。図4は本発明の第1の実施形態によるゲート駆動回路を図示した区域図で、ゲート駆動回路は奇数ゲート線と偶数ゲート線を個別的に駆動する2つのシフトレジスタ(1、2)を含む。この2つのシフトレジスタ(1、2)を通じて奇数ゲート線の中の1つと偶数ゲート線の中の1つとを束ねて同時に駆動できる。

【0023】図5は、本発明の第1の実施形態によるデータ駆動回路を図示した区域図である。データ駆動回路は、パネルの上部に形成されている上部データ駆動回路(10)とパネルの下部に形成されている下部データ駆動回路(20)に分割されており、各データ線は交互に上部及び下部データ駆動回路(10、20)と連結されている。次に、本発明の1実施形態が採用される液晶表示装置の駆動方法を図6、図7を参考にして詳細に説明する。図6(A)は奇数フィールドである時のスイッチング信号のタイミング図、図6(B)は偶数フィールドである時のスイッチング信号のタイミング図、図7(A)は上部データ駆動回路(10)から送出する画像信号のタイミング図、図7(B)は下部データ駆動回路(20)から送出する画像信号のタイミング図である。

【0024】まず、2ライン同時駆動方式の奇数フィールドである時には、図6(A)で示すように、1・2ゲート線、3・4ゲート線などの2つのゲート線を1つの単位に束ねて順に信号を印加し、偶数フィールドである時には図6(B)で示すように1ゲート線、2・3ゲート線、4・5ゲート線などの2つのゲート線を1つの単位に束ねて順に信号を印加する。

【0025】次に、ある一束のゲート線が開くと、上部データ駆動回路(10)と下部データ駆動回路(20)は互いに極性が反対である信号を送り出し、次のゲート線束が開くと上部及び下部データ駆動回路(10、20)はそれぞれ信号の極性を反転させて送り出す。例を挙げると、図7の(A)及び(B)に図示したようにある1つのゲート線束が開く時、上部データ駆動回路(10)で(+)極性の画像信号を印加すれば、下部データ駆動回路(20)は

(-)極性の信号を現し、その次のゲート線束が開くと、その前とは反対に上部データ駆動回路(10)で(-)極性の画像信号を印加すれば、下部データ駆動回路は(+)極性の信号を送り出す。

【0026】このようにした場合、結局1つの行中には両極性が交代に現われ、列方向については2つの列ごとに極性が変化して現れる形状となる。それに加えて、同一のフレーム内ではフィールドによって画像信号の極性は反転されず、フレームが変わると画像信号の極性が反

転される。例を挙げると、ある1つのフレームの奇数フィールドでN番目束の画素行に対して(+)極性の画像信号が印加されれば、そのフレームの偶数フィールドでもN番目束の画素行に対して(+)極性の画像信号が印加される。しかし、その次のフレームの奇数フィールド及び偶数フィールドではN番目束の画素行に対して

(-)極性の信号が印加される。

【0027】これを図示した図面が図8であり、(A)は1番目フレームの奇数フィールドでの画像信号の極性を現したものであり、(B)は1番目フレームの偶数フィールド、(C)は2番目フレームの奇数フィールド、(D)は3番目フレームの偶数フィールド、(E)は3番目フレームの偶数フィールドでの極性を現したものである。

【0028】ここでわかるように、画像信号の極性は同一フィールド内では1行中に両極性が交代に現れ、列方向については2列ごとに極性が変化して現れる。また同一フレーム内では奇数フィールド及び偶数フィールドで同一順にある画素行束に対しては同一な極性が表れる。しかし、フレームが変わると同一な順にある画素行束でも互いに反対の極性になる。

【0029】こうしたことにより隣り合う画素列の各画素は互いに反転された極性の信号が印加されるのでフリッカが減少される。次に、図9を参考にして本発明の第2の実施形態による多結晶シリコン薄膜トランジスタ液晶表示装置の駆動方法を詳細に説明する。本実施の形態によるゲート駆動回路は図4に示した第1の実施形態と同様である。

【0030】また、本実施の形態によるデータ駆動回路は第1の実施形態とはやや異なる構造を選んでいる。即ち、図9に図示したようにパネルの上部に形成されている上部データ駆動回路(10)はシフトレジスタ(11)、これに連結されている多数のパルス生成器(12)、(12)及びこれに連結されている多数のトランスミッションゲート(TG)を含んでいる。同様に、パネルの下部に形成されている下部データ駆動回路(20)はシフトレジスタ(21)、これに連結されている多数のパルス生成器(22)、(22)及びこれに連結されている多数のトランスミッションゲート(TG)を含んでいる。

【0031】また、本実施の形態では3つのデータ線が1つの束になって各束が交代に上部及び下部データ駆動回路(10、20)に連結されている。これをより詳細に説明する。各データ線はP型MOSトランジスタ及びN型MOSトランジスタが結合されたトランスミッションゲート(TG1、TG2、TG3)の出力端子に連結されている。1束内に含まれる3つのデータ線と各々連結されている3つのトランスミッションゲート(TG1、TG2、TG3)の制御端子はそれぞれ1つのパルス生成器(12)、(22)に対して互いに並列で連結されている。

【0032】また、トランスミッションゲート(TG1、TG

2、TG3)の入力端子は画像信号を送り出す3つの信号線(R、G、B)に各々連結されている。このような構造による本実施の形態は第1の実施形態とは基本的に同一な駆動方式を選んでいるが、第1の実施形態とは違って3つのデータ線を一束にして同時に出力する構造を選んでいるため、画像信号を印加する時間は第1の実施形態に比べて3倍に増える。

【0033】3つのデータ線に同時に信号を印加するためにパルス生成器(12)がシフトレジスタ(11)の出力からトランスミッションゲート(TG1、TG2、TG3)を開閉するための適切な信号を作る。この信号により1つのパルス生成器(12)に連結された3つのトランスミッションゲート(TG1、TG2、TG3)が同時に導通または非導通となり、トランスミッションゲート(TG1、TG2、TG3)が通じている間に3つの信号線(R、G、B)から始まる信号が各々3つのデータ線に入力される。

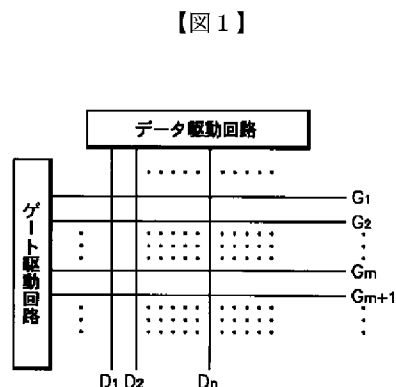
【0034】ここで3つのデータ線を1つの束にするのはカラー表示をする時の基本的な3つの色合いである赤、緑、青を1つの束にして駆動するためである。本実施の形態により現れる極性は図8(A)～(E)に現れるものと同一である。ただし、図8(A)～(E)で1つの画素で表示されたものが本実施の形態では3つの画素に該当するという点に留意しなければならない。

【0035】

【発明の効果】上述のように本発明によるマトリクス型表示装置では2ライン同時走査方式と点反転方式を混合して使用することにより従来の2ライン同時走査方式で表れたフリッカの発生が防止できる。

【図面の簡単な説明】

【図1】従来のマトリクス型表示装置の駆動回路を图示



【図1】

した区域図である。

【図2】従来のマトリクス型表示装置の駆動方法で使われるスイッチング信号のタイミング図であり、(A)は奇数フィールドでのタイミング図であり、(B)は偶数フィールドでのタイミング図である。

【図3】従来のマトリクス型表示装置の駆動方法で現れる画像信号の極性を画素別に图示した図である。

【図4】本発明の第1の実施形態によるゲート駆動回路を图示した区域図である。

【図5】本発明の第1の実施形態によるデータ駆動回路を图示した区域図である。

【図6】本発明の一実施形態によるスイッチング信号のタイミング図であり、(A)は奇数フィールドである時のタイミング図であり、(B)は偶数フィールドである時のタイミング図である。

【図7】本発明の一実施形態によるスイッチング信号のタイミング図であり、(A)は上部データ駆動回路から送り出す画像信号のタイミング図であり、(B)は下部データ駆動回路から送り出す画像信号のタイミング図である。

【図8】本発明によるマトリクス型表示装置の駆動方法で現れる画像信号の極性を画素別に图示した図である。

【図9】図9は、本発明の第2の実施形態によるデータ駆動回路を图示した回路図である。

【符号の説明】

1、2、11、21：シフトレジスタ

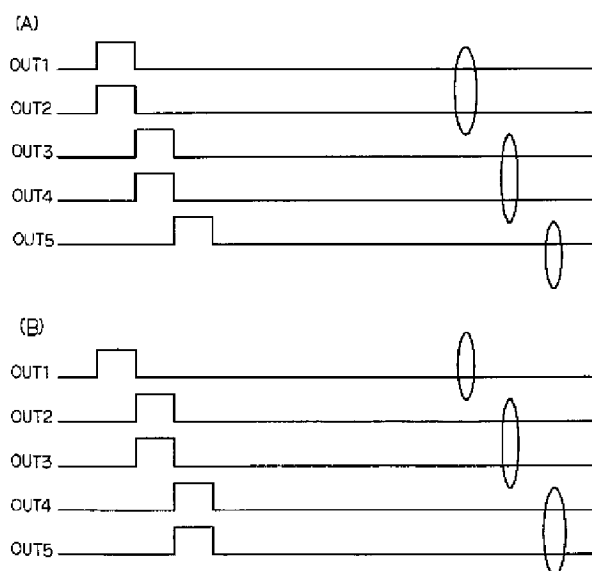
10、20：駆動回路

12、22：パルス生成器

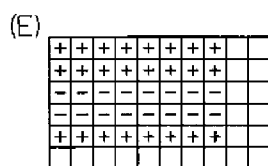
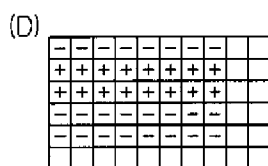
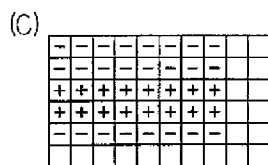
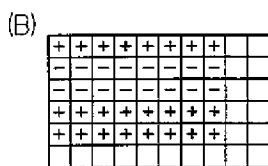
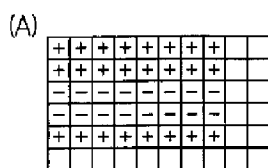
G1、G2：ゲート線

TG1、TG2、TG3：トランスミッションゲート

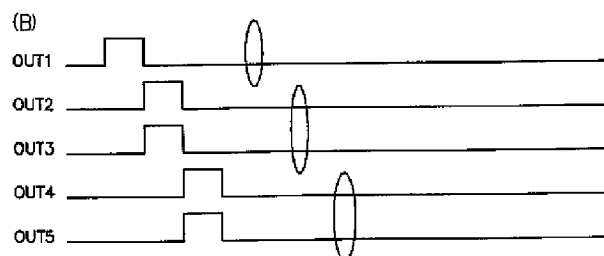
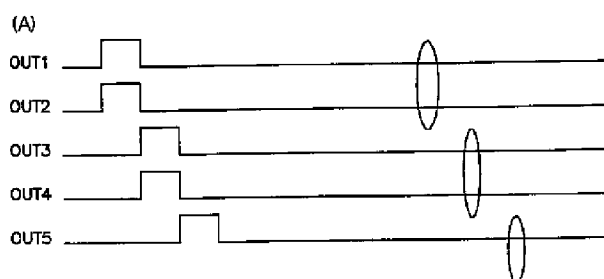
【図2】



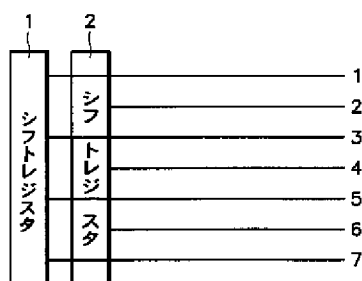
【図3】



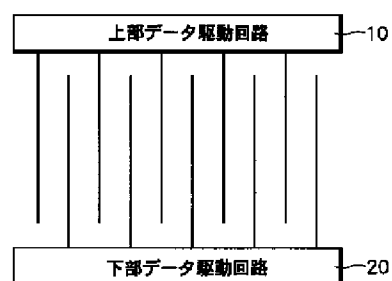
【図6】



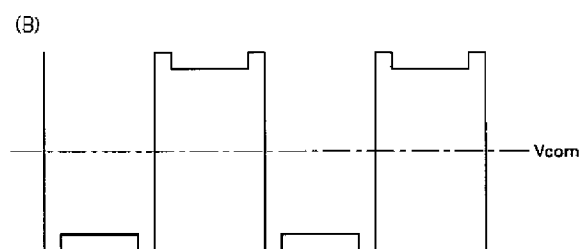
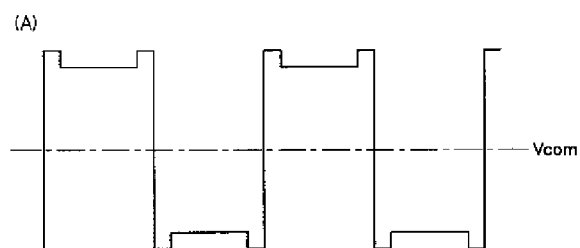
【図4】



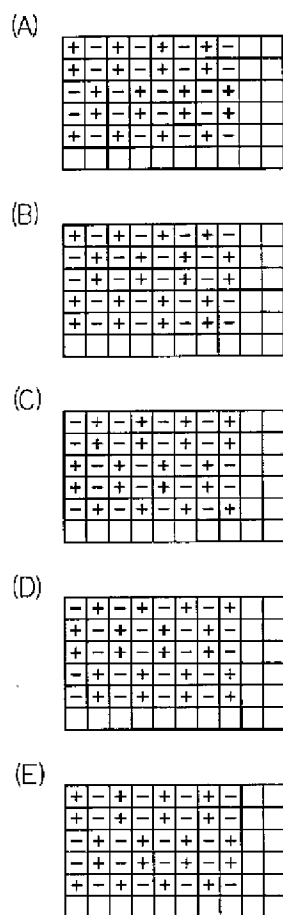
【図5】



【図7】



【図 8】



【図 9】

